

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

ENCODING SYSTEM CONTINUOUSLY CONNECTED TO ERROR CORRECTION

Patent Number: JP2195732
Publication date: 1990-08-02
Inventor(s): INOUE SEIYA
Applicant(s): MITSUBISHI ELECTRIC CORP
Requested Patent: ☐ JP2195732
Application Number: JP19890015738 19890124
Priority Number(s):
IPC Classification: H03M13/12
EC Classification:
Equivalents: JP2512130B2

Abstract

PURPOSE: To attain data communication as well by bypassing a Reed-Solomon encoder/decoder and an interleaver/de-interleaver at the time of voice signal, altering the bit rate of a PSK MODEM, and eliminating the time delay of voice communication.

CONSTITUTION: A signal switch 22 outputs an output signal from a data input terminal 1 as it is according to a control signal inputted from a control terminal 21 at the time of the voice communication, and outputs the output signal of an interleaver 3 at the time of the data communication. The control signal inputted from the control terminal 21 is generated by manual switching. On the other hand, when a Reed-Solomon encoder 2 and the interleaver 3 are bypassed, since the addition of a check symbol is eliminated, a data bit inputted to a convolution encoder 4 is changed. For this reason, a PSK modulator 23 is made into a bit rate variable type, and by changing the bit rate by the control signal, the converter can cope with the switching. By the switching, the time delay in the voice communication is eliminated, and near $BER=1 \times 10^{-3}$, the deterioration of the error rate is made negligible.

Data supplied from the esp@cenet database - 12

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-195732

⑬ Int. Cl.⁹

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)8月2日

H 03 M 13/12

6832-5J

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 誤り訂正連接符号化方式

⑯ 特 願 平1-15738

⑰ 出 願 平1(1989)1月24日

⑱ 発 明 者 井 上 誠 也 兵庫県尼崎市塚口本町8丁目1番1号 三菱電機株式会社
通信機製作所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 早瀬 憲一

明 細 書

1. 発明の名称

誤り訂正連接符号化方式

2. 特許請求の範囲

(1) 誤り訂正連接符号化方式において、
リードソロモン符号化/復号化手段と、

これに接続されたインターリーブ/デインター
リーブ手段と、

外部からの制御信号に基づきこれらリードソロ
モン符号化/復号化手段及びインターリーブ/デ
インターリーブ手段をバイパスするか否かを切り
替える切替手段と、

この切替手段に接続されたたたみ込符号化/ビ
タービ復号化手段と、

このたたみ込符号化/ビタービ復号化手段に接
続され前記外部からの制御信号に基づきそのビット
レートが変更可能なPSK変調/復調手段とを
備えたことを特徴とする誤り訂正連接符号化方式。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、ディジタル無線通信に用いられる
誤り訂正連接符号化方式に関するものである。

(従来の技術)

第3図は例えば文献「ウィリアム・ダブリュー
ウー 他：衛星通信の符号化」"WILLIAM W. HU
et al: Coding for Satellite Communication",
IEEE JOURNAL ON SELECTED AREAS IN COMMUNICA
TIONS, VOL. SAC-5, No. 4, MAY 1987, p. 724 ~ 74
8 に示された従来の誤り訂正連接符号化方式を示
すブロック図であり、図において、1は送信する
ディジタルデータの入力端子、2はリードソロモ
ン符号器、3はインターリーブ、4はたたみ込符
号器、5はPSK変調器、6は変調されたIF信
号の出力端子である。また7は受信されたIF信
号の入力端子、8はPSK復調器、9はビタービ
復号器、10はデインターリーブ、11はリード
ソロモン復号器、12は復号されたディジタルデ
ータの出力端子である。

次に動作について説明する。第3図の誤り訂正
符号化方式はいわゆる連接符号化方式(Concatena

ted Coding) と呼ばれるものであり、たたみ込符号化/ビタービ復号化を内部符号 (Inner Code) とし、リードソロモン符号化/復号化を外部符号 (Outer Code) としている。即ち、第3図において送信側では端子1より入力した送信デジタルデータはリードソロモン符号器2によりリードソロモン符号化される。通常第3図のような連接符号化方式では(255, 223)リードソロモン符号がよく用いられる。リードソロモン符号化されたデジタルデータはさらにインターリーブ3によりブロックインターリーブされる。このインターリーブは下記のようにして行なわれる。例えば(255, 223)リードソロモン符号では、1つの符号語が223シンボル(1シンボル=8ビット)の情報シンボルと32シンボルのチェックシンボルより構成されているので、符号語1~Iまでを下記のように書くことができる。

ただし、情報シンボルはS, チェックシンボルはPで表わし、情報シンボルは S_1, S_2, \dots, S_{223} , $S_{224}, S_{225}, \dots, S_{255}$ 、という時系列上の順序で

インターリーブ3に入力するものとする。

	情報シンボル	チェックシンボル
符号語1	$S_1, S_2, \dots, S_{223}, S_{224}, S_{225}, \dots, S_{255}$	P_1, P_2, \dots, P_{32}
符号語2	$S_2, S_3, \dots, S_{224}, S_{225}, S_{226}, \dots, S_{256}$	P_2, P_3, \dots, P_{33}

符号語I	$S_I, S_{I+1}, \dots, S_{I+222}, S_{I+223}, S_{I+224}, \dots, S_{I+254}$	$P_I, P_{I+1}, \dots, P_{I+31}$
------	--	---------------------------------

この時、インターリーブ3の出力は下記の時系列の順序となるようにする。

$S_1, S_2, \dots, S_I, S_{I+1}, S_{I+2}, \dots, S_{I+222}, \dots, S_{224}, S_{225}, S_{226}, \dots, S_{256}, P_1, P_2, \dots, P_I, P_{I+1}, P_{I+2}, \dots, P_{I+31}, \dots, P_{32}, P_{33}, \dots, P_{I+32}, \dots, P_{32}$

上記の操作はまず符号語1~Iをメモリにすべて書き込んだ後、読み出し時のアドレスを変更することによって時系列の順序を変更することにより行なわれる。この時、符号語1~Iをメモリにすべて書き込むために時間遅延を生じるが、その遅延の長さは上記の例では情報シンボル223×1シンボル分となる。なお、Iをインターリーブの深さと呼んでいる。

インターリーブされたデータはさらにたたみ込符号化された後、PSK変調器5によりPSK変調されて出力端子6より出力される。また受信側においては入力端子7より入力した受信PSK変調波はPSK復調器8により復調された後ビタービ復号器によりたたみ込符号を復号する。さらにビタービ復号されたデータはデインターリーブ10により送信側のインターリーブと全く逆の順序でインターリーブが解かれた後、リードソロモン復号器11によりリードソロモン復号化されて復号データとして出力される。即ち、ビタービ復号された後の残留誤りをさらにリードソロモン復号で誤り訂正することにより、ビタービ復号単独の場合よりさらに誤り率を改善するのがこの連接符号化方式の目的である。なお、上述のインターリーブはビタービ復号後の顕著なバースト誤りをランダム誤り化してリードソロモン復号の誤り訂正能力を高めるために行なわれる。

第4図は連接符号化の誤り訂正能力を示す図であり、横軸に E_b/N_0 (E_b : 情報1ビット当

りのエネルギー, N_0 : 雑音パワースペクトラム密度)、縦軸に誤り率(BER)を示す。

図中、①の曲線は誤り訂正がない場合のPSK変復調のみの理論曲線であり、②はたたみ込符号化/ビタービ復号化(8値軟判定、レート1/2、拘束長7)のみを付加した時の理論曲線、③は(255, 223)リードソロモン符号化復号化(インターリーブの深さ4)をたたみ込符号化/ビタービ復号化に接続したときの理論曲線である。

第4図から $BER = 1 \times 10^{-3}$ において約2dBの E_b/N_0 の改善が連接符号化により得られることが分かる。ただし、 $BER = 1 \times 10^{-3}$ では E_b/N_0 の改善はほとんどなく、 $BER = 1 \times 10^{-5}$ では逆に連接符号化の方がビタービ単独の場合よりも悪くなっている。

(発明が解決しようとする課題)

従来の誤り訂正連接符号化方式は以上のように構成されているので、インターリーブ/デインターリーブにおいて時間遅延を生じ、例えば32Kbpsのような低ビットレートの通信システムに

前述の連接符号化方式を適用するとすれば、 $223 \times 1 \times 8 \text{ ビット} / 32 \times 10^3 = 223 \text{ ms}$ ($l=4$ の場合) の遅延がインターリーブ1回で生じて、音声通信の場合には致命的な問題点となる。即ち音声が届いてその返答が返ってくるまでに 0.9 sec ($223 \text{ msec} \times 4$) かかり、衛星通信の応答の時間遅延 0.5 sec に比しても倍近くとなり耐え難い。

この発明は上記のような従来のものの問題点を解消するためになされたもので、音声通信の場合には時間遅延を無くするとともにデータ通信等あまり遅延が問題とならない場合には連接符号化の誤り訂正能力を発揮できる装置を同一のハードウェアで実現することを目的としている。

(課題を解決するための手段)

この発明に係る誤り訂正連接符号化方式は、リードソロモン符号器及び復号器をバイパスする経路を設けるとともに、バイパスする場合としない場合で生じる伝送路ビットレートの変化に対応するためにPSK変調器および復調器をビットレ-

ト可変形としたものである。

(作用)

この発明における誤り訂正連接符号化方式は音声通信の場合にはリードソロモン符号器/復号器をバイパスして時間遅延を無くし、より信頼性が要求されて時間遅延があまり問題とならないデータ通信の場合にはバイパスを止めるようにしたから、音声通信及びデータ通信のいずれの場合にも同一のハードウェアで対応することができる。

(実施例)

以下、この発明の一実施例を図について説明する。

第1図は本発明の一実施例による誤り訂正連接符号化方式を示し、図において、21、26は制御信号入力端子、22、25は外部からの制御信号により制御可能な信号切替器、23は外部からの制御信号によりそのビットレートが変更可能なPSK変調器、24は同様に外部からの制御信号によりそのビットレートが変更可能なPSK復調器である。

次に動作について説明する。一般に、音声信号をデジタル化した信号は比較的伝送誤りに強く、 $BER = 1 \times 10^{-3} \sim 1 \times 10^{-2}$ の範囲でも充分通話可能である。これは音声信号の持つ冗長度によるものと考えられる。一方、いわゆるコンピュータ等のデータについては $BER = 1 \times 10^{-6}$ 以下の高品質な伝送が要求される場合が多い。逆に時間遅延については音声の場合は応答が返ってくるまでの時間が 0.5 sec 程度 (衛星通信の場合) が限度であるのに対し、データ通信ではそれ以上の遅延でも許容される場合が多い。本発明は音声とデータの上記のような性質を考慮してなされたものであり、それぞれの特徴を最大限に利用することにより同一のハードウェアで音声でもデータでも通信可能な誤り訂正方式を提供するものである。

第1図において、信号切替器22は制御端子21から入力する制御信号に従って、音声通信の場合はデータ入力端子1からの入力信号をそのまま出力し、データ通信の場合はインターリーブ3の

出力信号を出力する。制御端子21から入力する制御信号は手動切替により発生させる。ところで、リードソロモン符号器2及びインターリーブ3をバイパスすると、チェックシンボルの付加がなくなることによってたみ込符号器4に入力するデータのビットレートは変化する。このために、PSK変調器23はビットレート可変形とし、前述の制御信号によりそのビットレートを変更することにより上述の切替に対応できるようにする。第1図の下半分の受信側の動作については送信側と全く逆であるだけなので説明を省略する。

ところで、上述のような切替を行った場合、音声通信ではインターリーブによる時間遅延がなくなる代わりに、誤り率は当然劣化する。しかし、前述のように音声通信が充分成立する $BER = 1 \times 10^{-3}$ 付近では第4図の②と③の曲線を比較すれば明らかなように、両者の特性の差はほとんど無いため、誤り率の劣化は問題にならない。

なお、上記実施例では手動切替により切替を行なう方式を示したが、この切替は自動で行なっ

もよい。このように切替を自動的に行なう本発明の第2の実施例を第2図に示す。第2図において、音声検出器31は入力ディジタルデータが音声かどうかを自動的に検出するものであり、この検出結果に従ってリードソロモン符号器2とインターリーバ3をバイパスするかどうかを切り替え、またPSK変調器23のビットレートを変更する。また受信側ではPSK復調器24の同期状態を同期状態監視器32により常に監視しており、伝送路のビットレートが変更されてPSK復調器24の同期が失われた場合には自動的にPSK復調器24のビットレートを変更し、また切替器25にてそのビットレートに対応する経路に切り替える。(発明の効果)

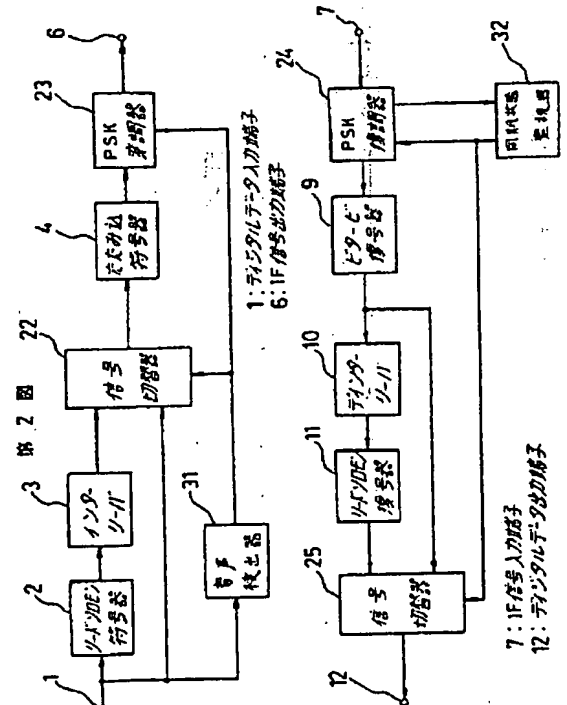
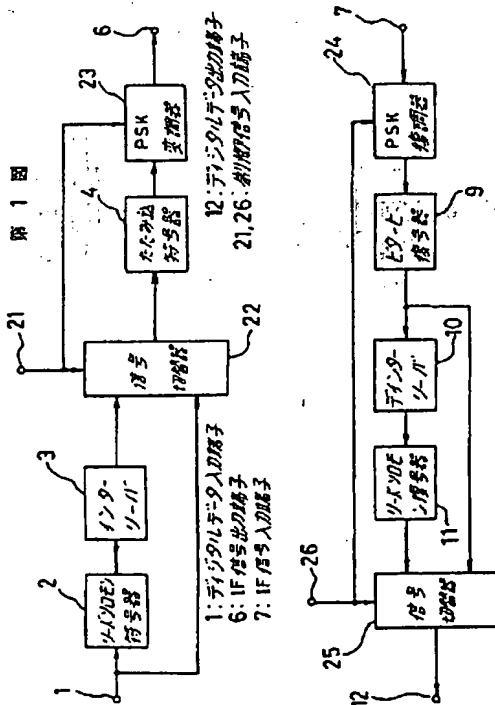
以上のように、この発明に係る誤り訂正接続符号化方式によれば、音声信号時はリードソロモン符号器/復号器とインターリーバ/デインターリーバをバイパスし、PSK変復調器のビットレートを変更するようにしたので、音声信号の遅延時間が小さく、かつ音声信号でもデータ信号でも同

一ハードウェアで通信が可能なものが得られる効果がある。

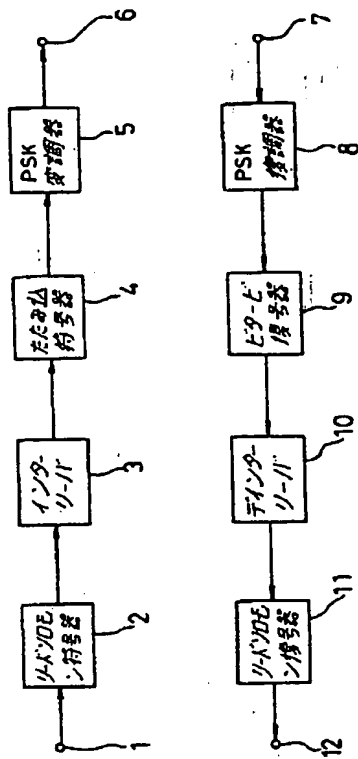
4. 図面の簡単な説明

第1図はこの発明の一実施例による誤り接続符号化方式を示すブロック図、第2図はこの発明の他の実施例を示すブロック図、第3図は従来の誤り接続符号化方式を示すブロック図、第4図は接続符号化の誤り訂正能力を示す図である。

図において、1は送信するディジタルデータの入力端子、2はリードソロモン符号器、3はインターリーバ、4はたたみ込符号器、5はPSK変調器、6は変調されたIF信号の出力端子、7は受信されたIF信号の出力端子、8はPSK復調器、9はビタービ復号器、10はデインターリーバ、11はリードソロモン復号器、12は復号されたディジタルデータの出力端子、21、26は制御信号入力端子、22、25は信号切替器、23はPSK変調器、24はPSK復調器、31は音声検出器、32は同期状態検出器である。



第 3 図



1: デジタルデータ入力端子
6: IF 信号出力端子
7: IF 信号入力端子
12: デジタルデータ出力端子

第 4 図

